

Architektura mikropočítače

ARM, AVR, x86

SBĚRNICE



ústav
aplikované
informatiky



Přirodovědecká
fakulta
Faculty
of Science



ústav
aplikované
informatiky



Přirodovědecká
fakulta
Faculty
of Science

Systém se skládá hlavně z 32bitové vícevrstvé AHB Bus Matrix (zvýrazněno žlutě), která propojuje následující hardwarové komponenty:

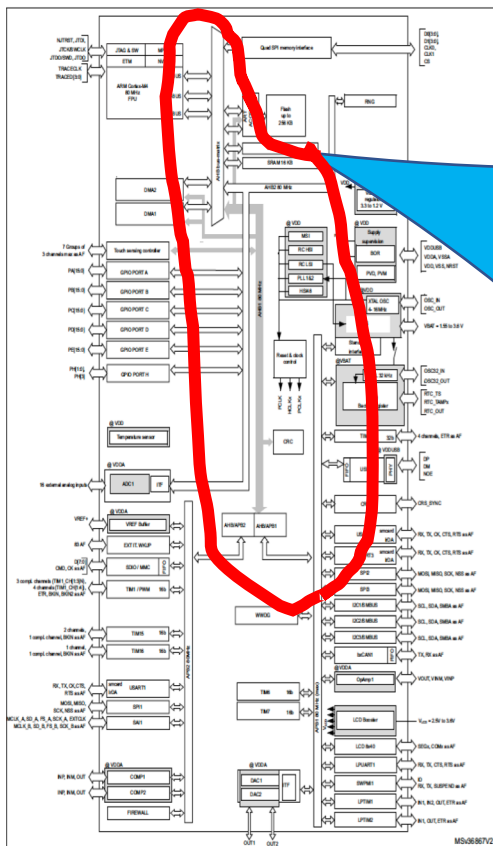
Pět AHB MASTER:

- *Cortex®-M4 s jádrem I-bus FPU*
- *Cortex®-M4 s jádrem FPU D-bus*
- *Cortex®-M4 s jádrem FPU S-bus*
- *DMA1*
- *DMA2*
- *Sedm otroků:*
- *Interní Flash paměť na sběrnici ICode*
- *Interní flash paměť na sběrnici DCode*
- *Interní SRAM1*
- *Interní SRAM2*
- *Periferní zařízení AHB1 včetně můstků AHB na APB a periférií APB (připojeno k APB1 a APB2)*
- *periferie AHB2*
- *Vložené projekty*

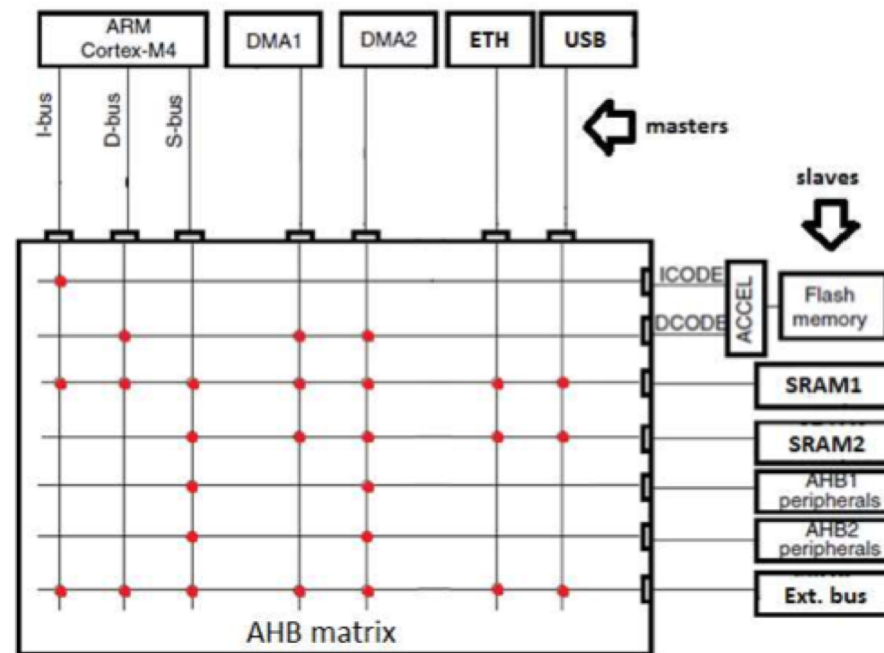


Přírodovědecká
fakulta
Faculty
of Science

Sběrnice mikrokontrolérů



Note: AF: alternate function on I/O pins.



AMBA

Advanced Microcontroller Bus Architecture

- Advanced Peripheral Bus (APB)
- Advanced High-performance Bus (AHB)
- Advanced eXtensible Interface (AXI)

AMBA AHB Bus.

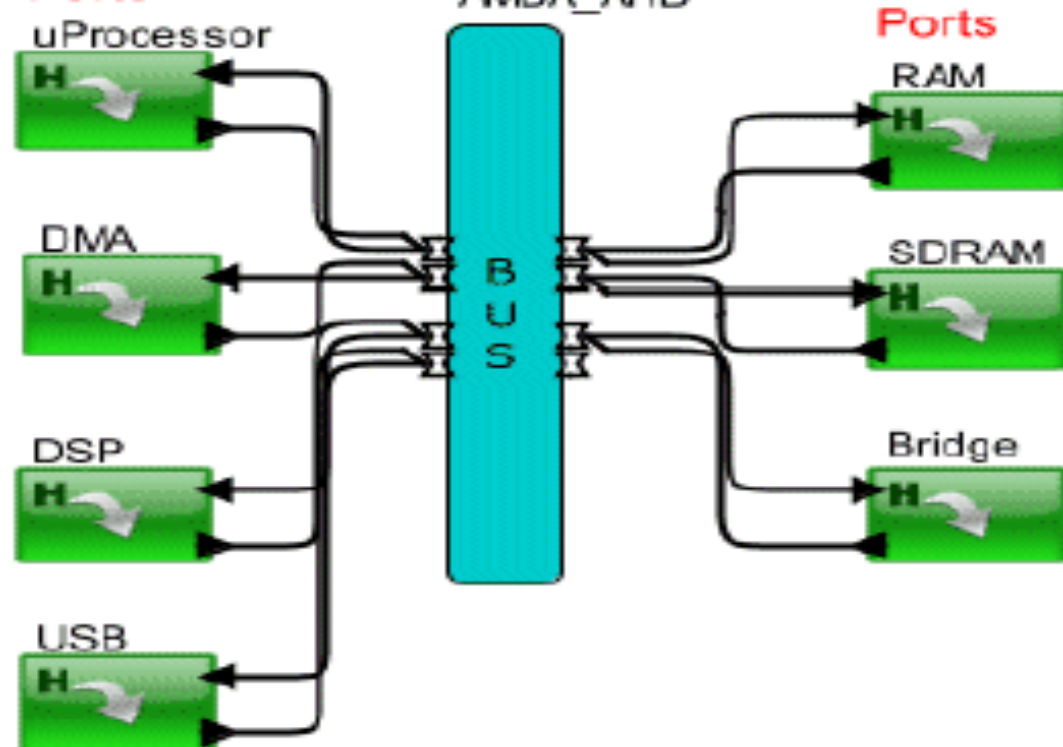
Here is the Block Diagram transformed into a model. AMBA AHB Bus to model four masters; uProcessor, DMA, DSP, and USB connected to three slaves; RAM, SDRAM and Bridge.

- Bus_Name: "AHB"
- Bus_Speed_Mhz: 400.0
- Bus_Width_Bytes: 16
- Transaction_Size_Bytes: 64

Parameters.

- Sim_Time: 10.0E-06
- Burst_Size_Bytes: 32
- Bus_Cycle_Time: 1.0E-06 / Bus_Speed_Mhz
- Architecture_Name: "Arch_" + Bus_Name /* DO NOT MODIFY */

Master Ports

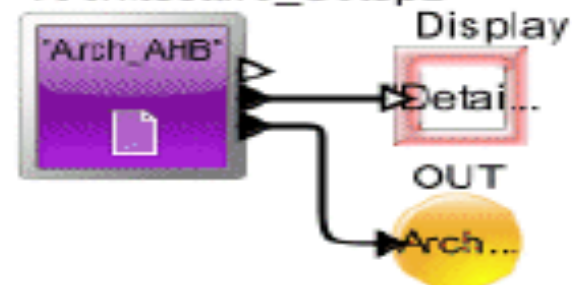


Slave Ports

Digital



Architecture_Setup2



Bus Activity and Statistics

State_Plot_Block



Power_Manager



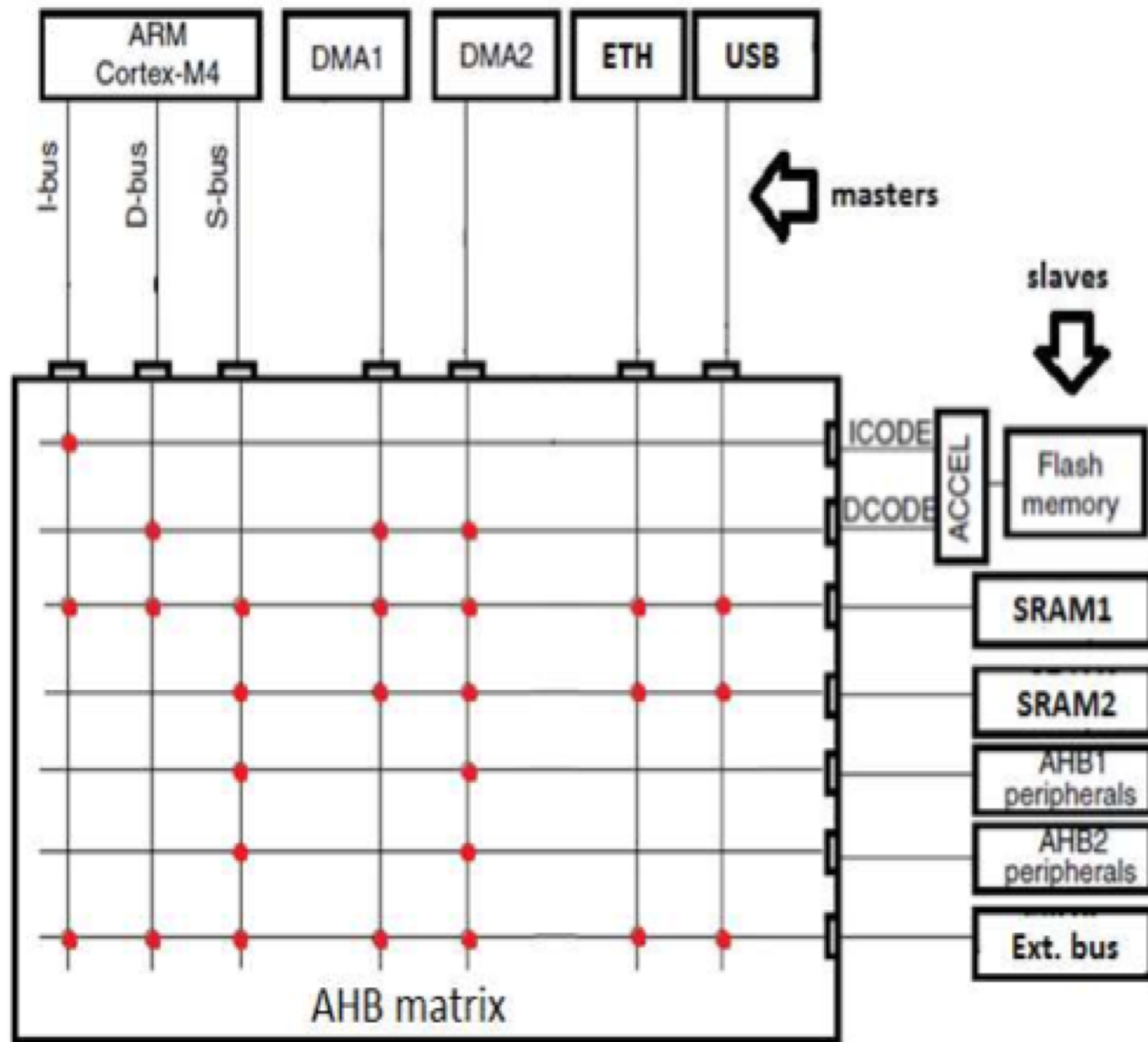
AMHB-The Advanced Microcontroller Bus Architecture

AMBA je otevřený standard, který popisuje, jak propojit a spravovat různé komponenty nebo bloky v rámci SoC. Specifikace AMBA byla vyvinuta společností ARM a stala se de facto standardem pro propojení komponent v SoC. Zatímco AMBA je v současné době ve své 5. revizi a postupem času se významně vyvinula, starší implementace jsou široce používány a zůstávají relevantní.

Specifikace AMBA byla vyvinuta za účelem řešení některých klíčových problémů při návrhu SoC. Jedním z nich je vývoj hned při prvním použití, což znamená, že při správném použití může AMBA zajistit koherentní design od samého začátku, což snižuje nákladné redesign. Dalším klíčovým požadavkem AMBA byla technologická nezávislost nebo zajištění toho, aby byly návrhy znovu použitelné a agnostické vůči specifikám systémových komponent. Díky konstrukci modulárního systému podporuje AMBA vývoj knihoven komponent, takže již jednou není nutné opakovat práci. Jednou z konečných motivací AMBA bylo minimalizovat, kolik křemíku bylo potřeba pro komunikaci na čipu i mimo čip.



AMHB -The Advanced Microcontroller Bus Architecture



- Sběrnice(nejen) ARMCortex-M0/M1/M3/M4:tzv.AHB (AMBA Hi-perf Bus)
- AHB má cross bar topologii->je možná současná komunikace různých master portů s různými slave porty
- Všechny master porty nemusí být propojeny se všemi slave porty
- Arbitráž řešena hardwarově->řízení metod a mifixed priority nebo round-robin

AMHB-The Advanced Microcontroller Bus Architecture

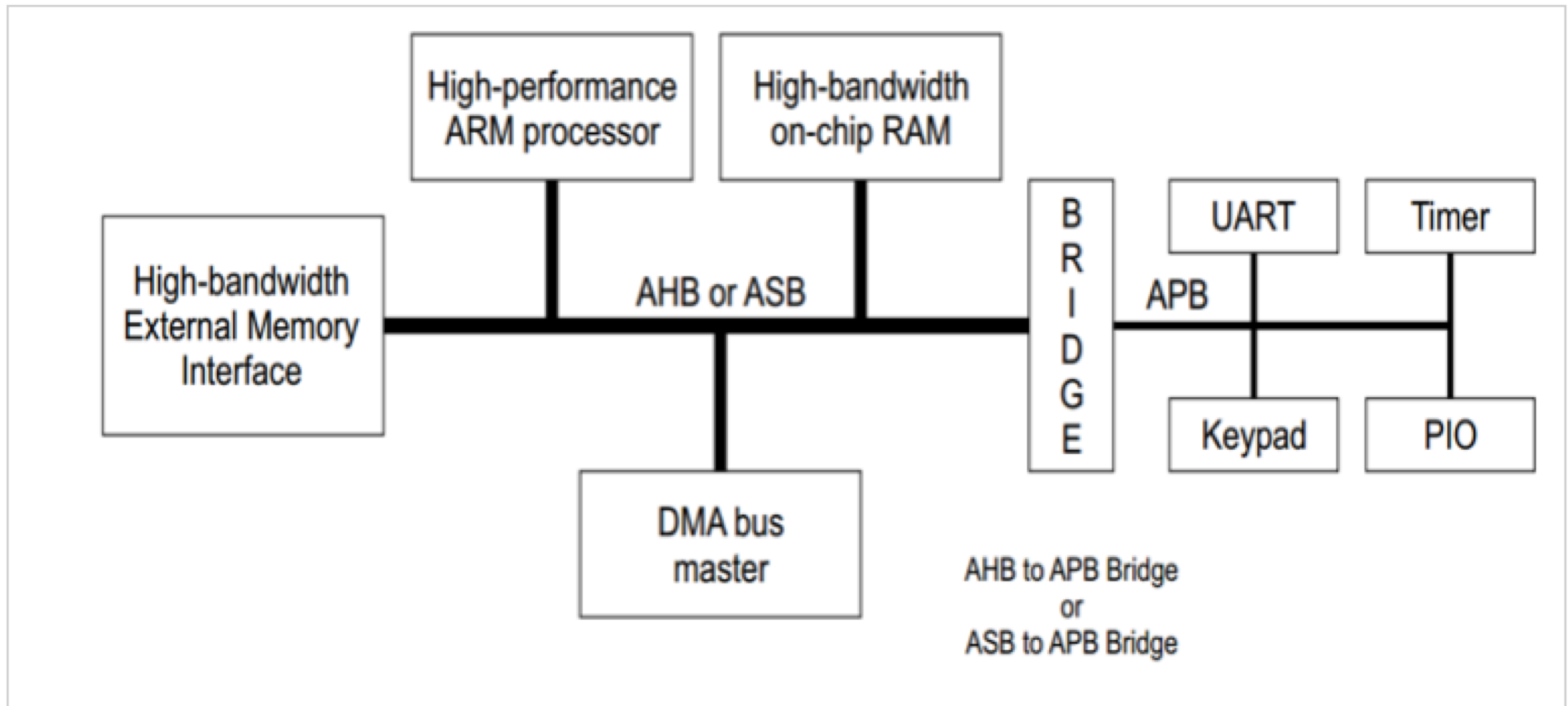
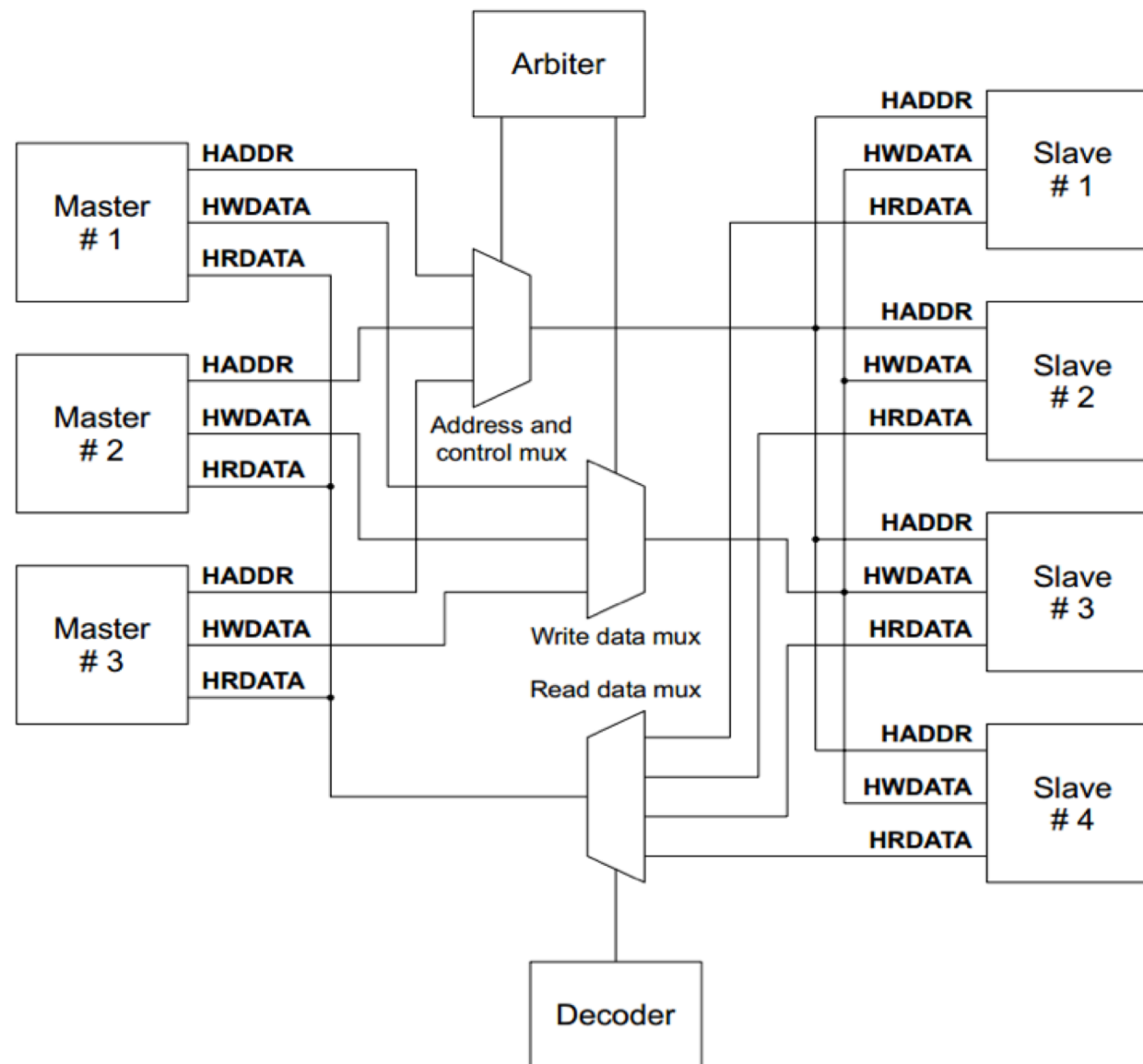


Figure 1. AMBA Bus including AHB/ASB and APB (taken from *AMBA Rev. 2.0*)

AMHB AHB - Advanced High-Performance Bus

- AHB byl novým přírůstkem do AMBA v revizi 2.0. Byl přidán, aby vyhovoval vysoce výkonným designům. Mezi přidané nové funkce patří rozdělené transakce, předání hlavní sběrnice s jedním cyklem, provoz na jedné hodině a širší konfigurace datové sběrnice, tj. 64/128 bitů.
- AHB musí obsahovat řadu komponent mimo hlavní a podřízené jednotky. Tyto komponenty jsou multiplexor adres a řízení, multiplexor pro čtení, multiplexor pro zápis, dekodér a arbitr. Obrázek ukazuje tři mastery připojené ke čtyřem slave na AHB. Zobrazené signály jsou adresový signál (HADDR), sběrnice pro zápis dat (HWDATA) a sběrnice pro čtení dat (HRDATA). Adresa se používá pro výběr podřízené jednotky, sběrnice pro zápis dat se používá k přenosu dat z hlavní jednotky na podřízenou a sběrnice pro čtení dat slouží k přenosu dat mezi podřízenou jednotkou a hlavní jednotkou.





Obrázek 2. AHB s mastery, slave, muxy, arbitrem a dekodérem (*AMBA Rev. 2.0*)

System se skládá hlavně z 32bitové vícevrstvé AHB Bus Matrix (zvýrazněno žlutě), která propojuje následující hardwarové komponenty:

Pět AHB MASTER:

- *Cortex[®]-M4 s jádrem I-bus FPU*
- *Cortex[®]-M4 s jádrem FPU D-bus*
- *Cortex[®]-M4 s jádrem FPU S-bus*
- *DMA1*
- *DMA2*

Sedm AHB SLAVE:

Interní Flash paměť na sběrnici ICode
Interní flash paměť na sběrnici DCode
Interní SRAM1
Interní SRAM2
Periferní zařízení AHB1 včetně můstků
AHB na APB a periferií APB (připojeno k
APB1 a APB2)
periferie AHB2
Řadič externí paměti (QUAD SPI)

AMHB AHB - Advanced High-Performance Bus

- Pokud Master potřebuje převzít kontrolu nad sběrnici, musí nejprve poslat žádost arbitrovi.
- Arbitr uděluje přístup na základě schématu upřednostňování, který zajišťuje, že masterům s vyšší prioritou je nejprve udělen přístup. Toto schéma stanovení priorit není AMBA definováno a bude se u jednotlivých návrhů lišit. K určení směru, šířky a typu přenosu dat se používá řada řídicích signálů. Dekodér AHB přijímá adresní signál z nadřazeného a dekóduje jej do podřazených signálů výběru. Slave reaguje na master prostřednictvím signálu HRESP a začíná přenos dat mezi master a slave.
- Celkově existuje asi 20 různých signálů AHB, z nichž každý má jedinečný účel. Obrázek 3 ukazuje signály AHB vedle signálů ASB pro referenci.



AMHB ASB - Advanced System I

- ASB je zjednodušená verze AHB a nabízí vysoký výkon pro 16- a 32bitové systémy. Mnoho stejných signálů na AHB se používá pro ASB kromě určitých řídicích signálů, které umožňují dělené transakce.
- Provoz ASB začíná tak, že hlavní jednotka požaduje od arbitra přístup na sběrnici. Arbitr vyhoví žádosti a převod začne. Dekodér dekóduje adresu umístěnou na sběrnici a vybere slave. Slave reaguje zpět na master a probíhá přenos dat.

AMBA AHB signals		AMBA ASB signals
Name	Source	Name
HCLK Bus clock	Clock source	BCLK Bus clock
HRESETn Reset	Reset controller	BnRES Reset
HADDR[31:0] Address bus	Master	BA[31:0] Address bus
HTRANS[1:0] Transfer type	Master	BTRAN[1:0] Transfer type
HWRITE Transfer direction	Master	BWRITE Transfer direction
HSIZE[2:0] Transfer size	Master	BSIZE[1:0] Transfer size
HBURST[2:0] Burst type	Master	
HPROT[3:0] Protection control	Master	BPROT[1:0] Protection control
HWDATA[31:0] Write data bus	Master	BD[31:0] Data bus
HSELx Slave select	Decoder	DSELx Slave select
HRDATA[31:0] Read data bus	Slave	BERROR Error response
HREADY Transfer done	Slave	BLAST Last response
HRESP[1:0] Transfer response	Slave	BWAIT Wait response
HBUSREQx Bus request	Master	AREQx Bus request
HLOCKx Locked transfers	Master	BLOCK Locked transfers
HGRANTx Bus grant	Arbiter	AGNTx Bus grant
HMASTER[3:0] Master number	Arbiter	
HMASTLOCK Locked sequence	Arbiter	
HSPLITx[15:0] Split completion request	Slave (SPLIT-capable)	

AMHB APB- Advanced Peripheral Bus

- APB je zjednodušené rozhraní pro komponenty nízkofrekvenčního systému. Revize normy dále zjednodušila sběrnici tím, že synchronizovala všechny přechody signálu s náběžnou hranou hodin.
- APB se skládá z jediného masteru sběrnice zvaného most APB, který funguje jako slave na AHB / ASB. Most je tedy rozhraním mezi vysoce výkonnou sběrnicí a nízkofrekvenčními periferiemi. Periferní zařízení na APB jsou slave. Obrázek 4 uvádí názvy signálů APB.

AMBA APB signals	
PCLK Bus clock	PENABLE APB strobe
PRESETn APB reset	PWRITE APB transfer direction
PADDR[31:0] APB address bus	PRDATA APB read data bus
PSELx APB select	PWDATA APB write data bus

Obrázek 4. Signály APB

SYSTÉM AMHB

Obrázek vlevo ukazuje příklad systému AMBA běžícího se dvěma AHB mastery, AHB slave a dvěma APB slave. Všimněte si také arbitra AHB, dekodéru AHB a mostu APB.

APB má rozhraní AHB slave, takže vypadá jako další slave mistrů. Tento systém byl zjednodušen odstraněním některých signálů a vedlejších prvků (například resetovacích signálů a multiplexorů). Výstupní signály opouštějí pravou stranu bloku a vstupní signály vstupují do levé strany bloku. Vstupní signály jsou také označeny šipkou. Silnější čáry představují větší datové cesty.

Tento systém provádí zápis do jednoho z podrživených modulů APB v průběhu asi sedmi hodinových cyklů. AHB je zřetězená sběrnice a má vyhrazené cesty pro čtení a zápis, takže ke čtení může dojít částečně během tohoto zápisu. Přesnější informace o načasování najdete v AMBA standardu Revision 2.0.

